**Previo Práctica 2.**

**1) ¿Que es una unidad de almacenamiento y cual es su elemento principal?**

un componente que tiene la capacidad de retener información o estado durante un período de tiempo. El elemento principal que se utiliza para construir unidades de almacenamiento en Verilog es el flip-flop.

**2) ¿Qué es un Flip-Flop? De ejemplos.**

Un flip-flop es un elemento básico en electrónica digital que puede almacenar un bit de información (0 o 1) y mantener ese estado hasta que se le indique que cambie.

* **Flip-Flop D**: El flip-flop D es uno de los tipos más simples de flip-flops. Tiene una entrada de datos (D) y una señal de reloj (CLK). El estado del flip-flop D se actualiza en el flanco de subida (o bajada, dependiendo del diseño) de la señal de reloj.
* **Flip-Flop JK**: El flip-flop JK es un tipo de flip-flop más versátil que el D, ya que incluye dos entradas adicionales: J (Set) y K (Reset). Dependiendo del estado actual del flip-flop y de los valores en las entradas J y K, el flip-flop JK puede cambiar su estado, mantenerlo o forzarlo a un estado particular.
* **Flip-Flop T**: El flip-flop T es un tipo especial de flip-flop que utiliza una sola entrada de datos llamada T (Toggle). En cada pulso de reloj, el flip-flop T cambia su estado actual si la entrada T está en 1, y lo mantiene si la entrada T está en 0.

**3) ¿Qué es una señal de Reloj y que aplicación tiene dentro de los sistemas digitales?**

* Una señal de reloj en sistemas digitales es una señal periódica que se utiliza para sincronizar y coordinar diversas operaciones dentro del sistema. La señal de reloj proporciona una referencia de tiempo que permite que diferentes componentes del sistema trabajen de manera sincronizada, asegurando que las operaciones se realicen en momentos específicos y predecibles.
* **Sincronización de registros y flip-flops**: La señal de reloj se utiliza para controlar el momento en que los registros y flip-flops capturan y retienen sus entradas.
* **División de frecuencia**: La señal de reloj también se puede utilizar para dividir la frecuencia de operación del sistema. Por ejemplo, un divisor de frecuencia puede generar una señal de reloj a una frecuencia mucho más baja que la señal de reloj original, lo que permite la operación de ciertos componentes del sistema a una velocidad reducida.
* **Control de temporización**: La señal de reloj también se utiliza para controlar la temporización de las operaciones dentro del sistema.

**4) ¿Qué es divisor de frecuencia y que importancia tiene dentro de un sistema secuencial?**

Un divisor de frecuencia es un circuito que toma una señal de entrada de alta frecuencia y produce una señal de salida de frecuencia reducida, generalmente una fracción de la frecuencia de entrada. Estos circuitos son fundamentales en la electrónica digital y se utilizan en una variedad de aplicaciones.

* **Sincronización de operaciones**: En sistemas secuenciales, es esencial que las operaciones se realicen de manera sincronizada con una señal de reloj.
* **Reducción de la velocidad de operación**: En algunos casos, es necesario reducir la velocidad de operación de ciertos componentes dentro de un sistema para mejorar la estabilidad, reducir el consumo de energía o cumplir con ciertos requisitos de temporización. Un divisor de frecuencia permite reducir la velocidad de operación de manera controlada y predecible.
* **Generación de señales de temporización**: Los divisores de frecuencia también se utilizan para generar señales de temporización dentro de un sistema.

**5) Diseñe un divisor de frecuencia**